

SADRŽAJ

1.UVODNO POGLAVLJE	7
1.1.Mikroprocesor	7
1.2.Mikroračunalo i mikroračunalski sustav	7
1.3.Kratak povijesni pregled mikroprocesora – mikroprocesorske generacije	11
1.4.Smjer razvoja mikroprocesora i mikroračunala	14
Literatura	15
2.MIKRORAČUNALO	16
2.1.Uvod	16
2.2.Memorijski moduli	16
2.3.Ulazno-izlazni (U/I) moduli	16
2.4.Moduli posebne namjene	17
2.5.Sabirnice	17
2.6.Programska oprema	19
2.7.Primjeri mikroračunalskih sustava	21
Literatura	22
3.POJEDNOSTAVLJENI MODEL MIKROPROCESORA	25
3.1.Uvod	25
3.2.Pojednostavljeni model mikroprocesora	25
3.3.Primjer izvođenja programa	27
3.4.Stanje na vanjskim sabirnicama	35
3.5.Logički analizator	37
Literatura	39
4.KOMPONENTE ARHITEKTURE 8-, 16- I 32-BITNIH MIKROPROCESORA	40
Akumulatori, skup registara opće namjene, adresni registri, status-registar, registri posebne namjene	
4.1.Uvod	40
4.2.Akumulatori	40
4.3.Skup registara opće namjene	44
4.4.Adresni registri	50
4.5.Status-registar	62
4.6.Registri posebne namjene	69
Literatura	72
5.KOMPONENTE ARHITEKTURE 8-, 16- I 32-BITNIH MIKROPROCESORA	73
Aritmetičko logička jedinica, matematički procesor ili koprocessor	
5.1.Uvod	73

5.2.	Aritmetičko-logička jedinica	73
	Aritmetička sekcija	74
	Zbrajala sa predviđanjem bita prijenosa	75
	Logička sekcija	78
	Množila	82
	Djelila	86
	Sklopovi za aritmetiku brojeva s pomičnim zarezom	88
5.3.	Sklop za posmak	88
5.4.	Akumulator	91
5.5.	Ubrzanja rada aritmetičko-logičke jedinice	91
5.6.	Skup aritmetičko-logičkih instrukcija	94
5.7.	Matematički procesor MC 68881	98
	Literatura	105
6.	UPRAVLJAČKA JEDINICA	106
6.1.	Uvod	106
6.2.	Mikroprogramiranje	108
6.3.	Strojni ciklus i stanje procesora	117
6.4.	Skup instrukcija, formati instrukcija i načini adresiranja	121
	Izravno adresiranje registara	124
	Izravno adresiranje memorije	125
	Posredno (indirektno) adresiranje memorije	125
	Uključno adresiranje registara	129
	Odnosno (relativno) adresiranje	129
	Usputno adresiranje	132
	Literatura	136
7.	PREKIDNI SUSTAV MIKROPROCESORA	137
7.1.	Uvod	137
7.2.	Prekidni sustav	137
7.3.	Prekidni sustav INTELA 8080 – preteča prekidnih sustava naprednijih arhitektura	138
7.4.	Organizacija prekidnog sustava s automatskim pohranjivanjem sadržaja radnih registara – mikroprocesor MC 6800	144
7.5.	Prekidni sustav osmobitnog mikroprocesora naprednije arhitekture – mikroprocesor Z-80	145
7.6.	Prekidni sustav 16-bitnog mikroprocesora INTEL 8086	146
7.7.	Obrada iznimaka – mikroprocesor MC 68000	149
7.8.	Obrada prekida za MC 68000	153
7.9.	Inačica obrade prekida za MC 68000	156
7.10.	Obrada iznimke praćenja (Trace)	157
7.11.	Višestruke iznimke za MC 68000	160
7.12.	Organizacija prekidnog sustava 32-bitnog mikroprocesora INTEL 80386	160
	Literatura	163
8.	POSEBNE ZNAČAJKE ARHITEKTURE 8-, 16- I 32-BITNIH MIKROPROCESORA	165
8.1.	Uvod	165
8.2.	Protočna arhitektura	165
8.3.	Priručna (cache) memorija	169

8.4. Virtualna memorija	175
8.5. Algoritam Binary Buddy	186
8.6. Memorijska upravljačka jedinica MC 68451	191
Literatura	198
9. SABIRNICE	200
9.1. Uvod	200
9.2. Sinkrona i asinkrona sabirnica	205
9.3. Asinkrona sabirnica – vrste sabirničkih ciklusa za 16-bitni mikroprocesor MC 68000	207
9.4. Sabirnički standard VME	215
Literatura	220
10. TRANSPUTER	221
10.1. Uvod	221
10.2. Arhitektura transputera	221
10.3. Transputer i OCCAM	222
10.4. Komunikacija transputera	225
10.5. OCCAM	225
10.6. Model transputera T414	226
Literatura	228
11. KAZALO POJMOVA	229