

1. Registri, brojila i slijedni sklopovi

1

1.1. Registri	2
1.1.1. Načela rada i izvedbe registara	2
1.1.2. Registar s paralelnim upisom i ispisom podataka	3
1.1.3. Posmačni registar	5
1.1.4. Posmačni registar s pomakom podatka u oba smjera	6
1.1.5. Univerzalni registri	8
1.1.6. Posmačni registar kao brojilo	9
1.1.7. Primjene registara	11
1.2. Brojila	13
1.2.1. Asinkrono binarno brojilo	14
1.2.2. Asinkrono dekadsko brojilo	15
1.2.3. Asinkrono brojilo naprijed-natrag	16
1.2.4. Sinkrono binarno brojilo	18
1.2.5. Integrirana brojila	19
1.2.6. Primjene brojila	22
1.3. Slijedni sklopovi	24
1.3.1. Sinkroni slijedni sklopovi	24
1.3.2. Asinkroni slijedni sklopovi	25
Pitanja za provjeru znanja	28

2. Složeni kombinacijski sklopovi

29

2.1. Sklopovi za izvođenje aritmetičkih operacija	30
2.1.1. Nepotpuno zbrajalo	30
2.1.2. Potpuno zbrajalo	31
2.1.3. Zbrajanje višebitnih brojeva	33
2.1.4. Zbrajanje u kodu BCD	36
2.1.5. Prikaz brojeva s predznakom	38
2.1.6. Oduzimanje višebitnih brojeva	43
2.1.7. Norma IEEE 754	47

2.2. Aritmetičko-logička jedinica	50
2.3. Digitalni komparator	53
2.4. Sklopovi za kodiranje i dekodiranje	55
2.4.1. Koder	55
2.4.2. Dekoder	57
2.4.3. Pretvornici kodova	59
2.5. Sklopovi za multipleksiranje i demultipleksiranje	63
2.5.1. Multipleksor (selektor)	63
2.5.2. Demultipleksor	64
2.6. Prijenos digitalnih signala	66
2.6.1. Sklopovi za oblikovanje signala	66
2.6.2. Prijenosne linije	68
2.6.3. Paritetni sklop	70
Pitanja za provjeru znanja	72

3. Memorije 73

3.1. Vrste i karakteristične veličine memorija	74
3.1.1. Osnovna organizacija memorije	74
3.1.2. Karakteristične veličine memorija	75
3.1.3. Vrste memorija	77
3.2. Ispisne memorije	78
3.2.1. Načelo rada ispisnih memorija	78
3.2.2. MOSFET s plivajućom upravljačkom elektrodom	81
3.3. Programirljive logičke komponente	82
3.3.1. ROM kao programirljiva komponenta	84
3.3.2. Programirljivo logičko polje PLA	86
3.3.3. Poluprogramirljivo logičko polje PAL	88
3.4. Upisno-ispisne memorije – memorije s izravnim pristupom (RAM)	90
3.5. Proširenje kapaciteta memorije	92
Pitanja za provjeru znanja	94

4.	Primjena jezika za opisivanje sklopovlja	95
4.1.	Projektiranje digitalnih sklopova i sustava	96
4.1.1.	Modeli prikaza (apstrakcije) digitalnog sustava	96
4.2.	VHDL	98
4.2.1.	Biblioteka (<i>library</i>)	99
4.2.2.	Sučelje sklopa (<i>entity</i>)	101
4.2.3.	Arhitektura sklopa (<i>architecture</i>)	102
4.2.4.	Primjeri primjene jezika VHDL	103
4.3.	Pojava hazarda	111
	Pitanja za provjeru znanja	120
5.	AD i DA pretvorba	121
5.1.	Namjena i osnovne osobine AD i DA pretvornika	122
5.1.1.	Načelo analogno-digitalne pretvorbe	122
5.1.2.	Načelo digitalno-analogne pretvorbe	124
5.1.3.	Parametri AD i DA pretvornika	125
5.2.	DA-pretvornici	127
5.2.1.	DA pretvornik s težinskom otpornom mrežom	127
5.2.2.	DA pretvornik s ljestvičastom otpornom mrežom	128
5.2.3.	DA pretvornik s brojiлом	129
5.3.	AD-pretvornici	130
5.3.1.	Wilkinsonov AD pretvornik	130
5.3.2.	Brojeći AD pretvornik	132
5.3.3.	AD pretvornik s dvostrukim nagibom	133
5.3.4.	AD pretvornik s postupnim približavanjem	135
5.3.5.	Paralelni AD pretvornik	136
	Pitanja za provjeru znanja	138
	Pojmovnik	139